

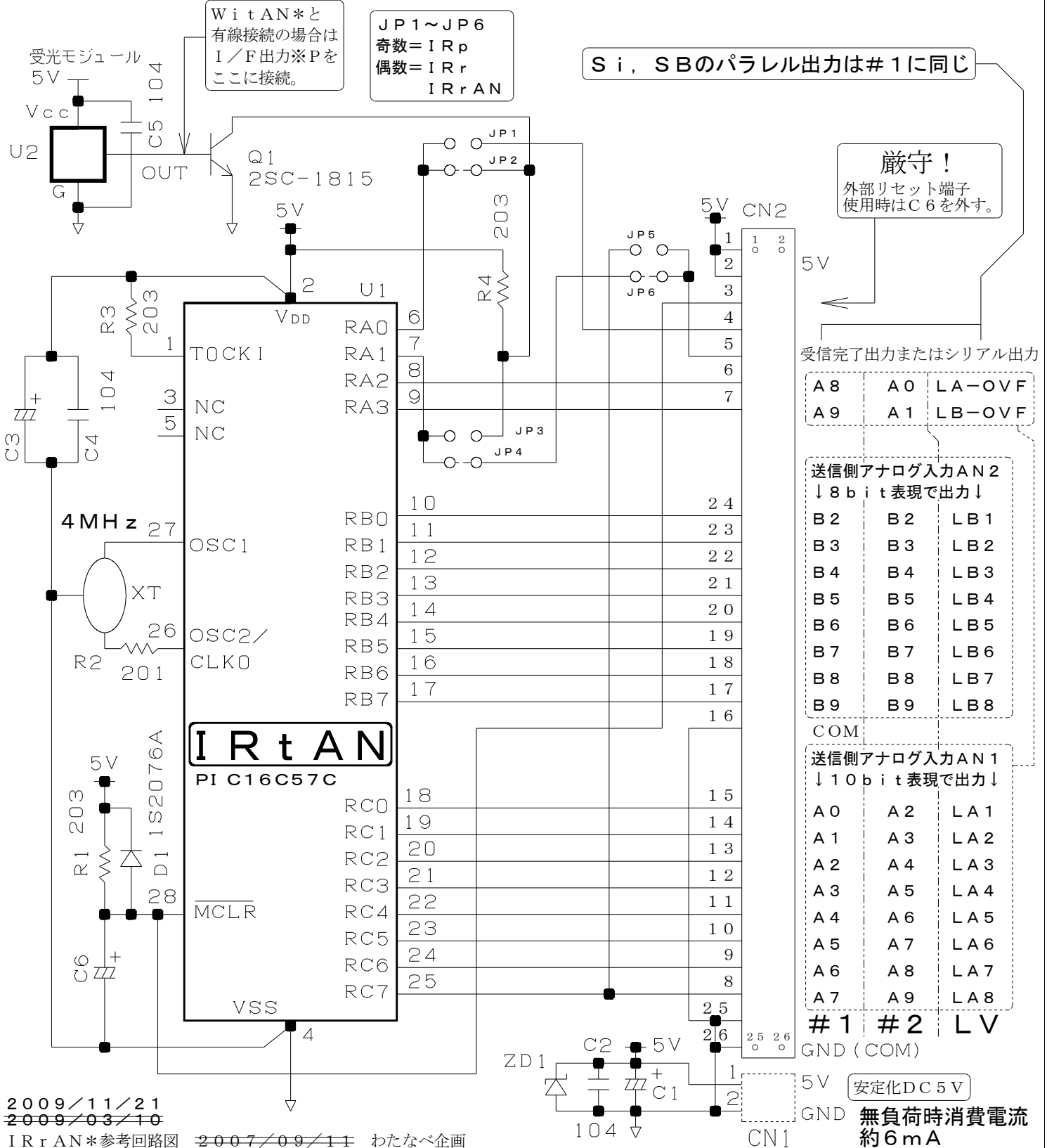
# IRp / IRr 共通基板 → IRr ANの回路図

機器に組み込む場合は、I/Oの整合・動作環境対処、  
 静電気・ノイズ・サージ保護など様々な信頼性を考慮してください。  
 本回路図では入力ポート等を直接コネクタに接続しております。  
 結線距離やルートによっては適切な保護回路が必要です。

※C1, C3は10 $\mu$ F~100 $\mu$ F  
 ※CN2は2.54ピッチ2列のピンヘッダ

IRp / IRr プリント基板を IRr ANで  
 使用する場合、実装しない部品↓

- Q2 Q3 D2 D3 RA CN1 CN3  
 R5 R6 R7 R8 R9 R10



2009/11/21  
~~2009/03/10~~

IRr AN\*参考回路図 2007/09/11 わたなべ企画